

09/926468

DOCKET NO.: 214708US2PCT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: KATAYAMA Yoshiaki

SERIAL NO.: NEW U.S. PCT APPLICATION

FILED: HEREWITH

INTERNATIONAL APPLICATION NO.: PCT/JP00/08176

INTERNATIONAL FILING DATE: November 20, 2000

FOR: PROCESSOR POWER-SAVING CONTROL METHOD, STORAGE MEDIUM, AND
PROCESSOR POWER-SAVING CONTROL DEVICE**REQUEST FOR PRIORITY UNDER 35 U.S.C. 119
AND THE INTERNATIONAL CONVENTION**Assistant Commissioner for Patents
Washington, D.C. 20231

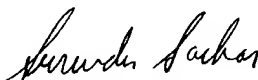
Sir:

In the matter of the above-identified application for patent, notice is hereby given that the applicant claims as priority:

<u>COUNTRY</u>	<u>APPLICATION NO</u>	<u>DAY/MONTH/YEAR</u>
Japan	2000-63188	08 March 2000

Certified copies of the corresponding Convention application(s) were submitted to the International Bureau in PCT Application No. PCT/JP00/08176. Receipt of the certified copy(s) by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

Respectfully submitted,
OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak
Attorney of Record
Registration No. 24,913
Surinder Sachar
Registration No. 34,423



22850

(703) 413-3000
Fax No. (703) 413-2220
(OSMMN 1/97)

THIS PAGE BLANK (USPTO)

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

PCT/JP00/08176

20.11.00

REC'D 19 JAN 2001

WIPO PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 3月 8日

E.U.

出 願 番 号
Application Number:

特願2000-063188

JP00/8176

出 願 人
Applicant(s):

三菱電機株式会社

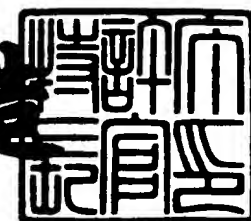
PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年12月22日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3105572

【書類名】 特許願

【整理番号】 520471JP01

【提出日】 平成12年 3月 8日

【あて先】 特許庁長官 殿

【国際特許分類】 G06F 1/04

【発明者】

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会
社内

 【氏名】 片山 吉章

【特許出願人】

 【識別番号】 000006013

 【氏名又は名称】 三菱電機株式会社

【代理人】

 【識別番号】 100102439

 【弁理士】

 【氏名又は名称】 宮田 金雄

【選任した代理人】

 【識別番号】 100103894

 【弁理士】

 【氏名又は名称】 家入 健

【選任した代理人】

 【識別番号】 100092462

 【弁理士】

 【氏名又は名称】 高瀬 彌平

【手数料の表示】

 【予納台帳番号】 011394

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704079

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 プロセッサ省電力制御方法、記憶媒体、およびプロセッサ省電力制御装置

【特許請求の範囲】

【請求項 1】 プロセッサにより実行制御される複数の OS として、所定の時間経過を契機としてハードウェアタイマから出力されるタイマ割込みを受け付ける主 OS と、この主 OS により実行されるタスクとして扱われる副 OS を含み、前記主 OS において、前記タイマ割込みを契機として実行可能なタスクがないか判定し、前記副 OS 上に実行可能なタスクがある場合には、前記副 OS に対して割込みを行うことを特徴とするプロセッサ省電力制御方法。

【請求項 2】 複数の OS を実行制御するとともに、前記複数の OS 上に実行すべきタスクが存在しない場合に動作が停止されるプロセッサに対して、任意の時間経過を契機として前記プロセッサを起動させるハードウェアタイマによるタイマ割込み処理を制御し、前記プロセッサの省電力状態を保持するプロセッサ省電力制御方法において、

前記複数の OS として、前記ハードウェアタイマからのタイマ割込みを受け付ける主 OS と、この主 OS により実行されるタスクとして扱われる副 OS とを含み、

この主 OS による、前記タイマ割込みを検出するステップ、前記タイマ割込みを契機として、実行すべきタスクの有無を判定する第一の判定ステップ、実行すべきタスクが存在しない場合に前記プロセッサを停止させるプロセッサ停止ステップを含む主 OS 処理ステップと、

前記副 OS による、実行すべきタスクの有無を判定する第二の判定ステップ、実行すべきタスクがない場合に前記第一の判定ステップに処理を引き渡すステップを含む副 OS 処理ステップと、

前記第一の判定ステップにより前記副 OS 上に実行すべきタスクが存在すると判定された場合に前記副 OS に割込み処理を行い、この割込みを契機として時間を計測して所定時間に前記第二の判定ステップを実行させる副 OS 割込みステップとを含むことを特徴とするプロセッサ省電力制御方法。

【請求項 3】 副 OS 割込みステップは、一定時間ごとに副 OS に割込みをする周期起動ハンドラにより実行されることを特徴とする請求項 2 に記載のプロセッサ省電力制御方法。

【請求項 4】 副 OS 割込みステップは、指定された時間後に副 OS に割込みをするアラームハンドラにより実行されることを特徴とする請求項 2 に記載のプロセッサ省電力制御方法。

【請求項 5】 副 OS 割込みステップは、副 OS に割込みをするタスクであって、主 OS が実行するべきタスクのうち最も高い優先順位が付された高優先度タスクにより実行されることを特徴とする請求項 2 に記載のプロセッサ省電力制御方法。

【請求項 6】 プロセッサ停止ステップは、ハードウェアタイマによる次のタイマ割込みまでの時間が予め定められた時間よりも長いかに判定するステップを含み、計測された時間が予め定められた時間よりも長い場合にプロセッサの動作を停止させることを特徴とする請求項 2 に記載のプロセッサ省電力制御方法。

【請求項 7】 主 OS 処理ステップは、ハードウェアタイマが一定時間ごとに周期的にタイマ割込み処理を行う場合、タスクの実行予定時間まで再度のタイマ割込み処理が必要か判定するステップと、再度のタイマ割込み処理が必要なければ前記ハードウェアタイマを停止させるステップを含むことを特徴とする請求項 2 に記載のプロセッサ省電力制御方法。

【請求項 8】 主 OS 処理ステップは、ハードウェアタイマよりも長い周期でタイマ割込みを行う長周期用ハードウェアタイマによるタイマ割込みを検出するステップを含むことを特徴とする請求項 7 に記載のプロセッサ省電力制御方法。

【請求項 9】 主 OS 処理ステップは、時刻を計測するとともに所定の時刻にタイマ割込みを行う時刻用タイマによるタイマ割込みを検出するステップを含むことを特徴とする請求項 2 に記載のプロセッサ省電力制御方法。

【請求項 10】 実行するべきタスクが存在しない場合に停止されるプロセッサにより実行制御される複数の OS として、任意の時間経過を契機として前記プロセッサを起動させるハードウェアタイマからタイマ割込みを受け付ける主 OS と、この主 OS により実行されるタスクとして扱われる副 OS とを含み、

前記主OSにおいて、前記ハードウェアタイマによるタイマ割込みを検出するステップ、前記タイマ割込みを契機として、実行すべきタスクの有無を判定する第一の判定ステップ、実行すべきタスクが存在しない場合に前記プロセッサを停止させるプロセッサ停止ステップを含む主OS処理ステップと、

前記副OSにおいて、実行すべきタスクの有無を判定する第二の判定ステップ、実行すべきタスクがない場合に前記第一の判定ステップに処理を引き渡すステップを含む副OS処理ステップと、

前記第一の判定ステップにおいて前記副OS上に実行すべきタスクが存在すると判定された場合に前記副OSに割込み処理を行い、この割込みを契機として時間を計測して所定時間に前記第二の判定ステップを実行させる副OS割込みステップを、コンピュータに実行させるためのプログラムを記録したコンピュータ読み取り可能な記録媒体。

【請求項 1 1】 任意の時間経過を契機としてタイマ割込みを行い、処理すべきタスクが存在しない場合に動作が停止されるプロセッサを起動させるハードウェアタイマを含むタイマ手段と、

前記タイマ割込みを契機として実行すべきタスクの有無を判定し、実行すべきタスクが存在しない場合には前記プロセッサを停止させ、実行すべきタスクが存在する場合には割込みを行う主OS、この主OSにより実行されるタスクとして扱われ、前記主OSからの割込みを契機として実行すべきタスクの有無を判定し、実行すべきタスクが存在する場合にはタスクを実行する副OSを記憶した記憶手段とを備えたことを特徴とするプロセッサ省電力制御装置。

【請求項 1 2】 タイマ手段は、ハードウェアタイマよりも長い周期でタイマ割込みを行う長周期用タイマを有することを特徴とする請求項 1 1 に記載のプロセッサ省電力制御装置。

【請求項 1 3】 タイマ手段は、時刻用タイマを有することを特徴とする請求項 1 1 に記載のプロセッサ省電力制御装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、省電力機能を有する1つのプロセッサ上に複数のOS (Operating System: オペレーティングシステム) が存在する環境において、各OSへのタイマ割込みを統合して制御することにより、個別のタイマ割込みを回避してプロセッサの省電力モードを維持し、消費電力の抑制を図るプロセッサ省電力制御方法に関するものである。

【0002】

【従来の技術】

携帯電話、ノートブックパソコンなどの携帯情報端末は充電式のバッテリーを電源として使用する。しかし、端末を連続して使用した場合、充電式のバッテリーによる端末の動作時間はせいぜい数時間程度である。したがって、端末の動作時間を延長するためには、バッテリーの電力を効率よく使うための省電力機能の改善が不可欠である。この省電力機能のひとつとして、空き時間すなわちプロセッサが実行すべきタスクが存在しない時間には、プロセッサに対するクロックの供給を停止し、あるいはクロックの周波数レベルを低下させて省電力モードに移行させることによりプロセッサの消費電力を抑制する機能がある。省電力モードに移行されたプロセッサは、ハードウェアタイマによるタイマ割込みを契機として再起動される。

【0003】

図16は従来のプロセッサ省電力制御方法を示す概念図である。図16において、22はプロセッサである。また、23は第一のOS、24は第一のOSに対して、所定の時間間隔(周期割込み)、あるいは指定された時間(非周期割込み)でタイマ割込みを行うハードウェアタイマ、25はハードウェアタイマからのタイマ割込みを受け付けるタイマハンドラ、26はタイマハンドラにより呼び出され、タスクを順序よく実行するスケジューラ、27は実行するタスクがない場合にスケジューラ26により呼び出され、プロセッサ22を省電力モードに移行させる省電力機構、28は第一のOSのタスクである。ハードウェアタイマ24は第一のOSに対してタイマ割込みを行うと同時に、プロセッサ22に起床信号を出力して省電力モードにあるプロセッサを再起動する。

【0004】

また、29は第二のOS、30は第二のOSに対して、所定の時間間隔(周期割込み)、あるいは指定された時間(非周期割込み)でタイマ割込みを行うハードウェアタイマ、31はハードウェアタイマからのタイマ割込みを受け付けるタイマハンドラ、32はタイマハンドラにより呼び出され、タスクを順序良く実行するスケジューラ、33は実行するタスクがない場合にスケジューラにより呼び出され、プロセッサ22を省電力モードに移行させる省電力機構、34は第二のOSのタスクである。ハードウェアタイマ30は第二のOS29に対してタイマ割込みを行うと同時に、プロセッサ22に起床信号を出力して省電力モードにあるプロセッサを再起動する。

【0005】

【発明が解決しようとする課題】

以上説明したように、第一のOS23にはハードウェアタイマ24が、第二のOS29にはハードウェアタイマ30がそれぞれ設けられており、それぞれのハードウェアタイマ24、31は第一のOS23または第二のOS29に対して個別にタイマ割込みを行う。したがって、従来のプロセッサの省電力制御方法は、各OSのタイマ割込みが発生する度に、プロセッサ22が起動されてしまうため、効率良く省電力モードを維持しておくことができないという問題点があった。

【0006】

この発明は上記のような問題点を解決するためになされたもので、1つのプロセッサ上に複数のOSが存在する状況において、各OSに対するタイマ割込みを統合して制御することにより、タイマ割込み回数を少なくし、効率良くプロセッサの省電力モードを維持することが可能なプロセッサ省電力制御方法、およびこのプロセッサ省電力制御方法を実行するプロセッサ省電力制御装置を提案することを目的とする。

【0007】

【課題を解決するための手段】

この発明に係るプロセッサ省電力制御方法は、プロセッサにより実行制御される複数のOSとして、所定の時間経過を契機としてハードウェアタイマから出力されるタイマ割込みを受け付ける主OSと、この主OSにより実行されるタスク

として扱われる副OSを含み、前記主OSにおいて、前記タイマ割込みを契機として実行可能なタスクがないか判定し、前記副OS上に実行可能なタスクがある場合には、前記副OSに対して割込みを行うものである。

【0008】

この発明に係るプロセッサ省電力制御方法は、複数のOSを実行制御するとともに、前記複数のOS上に実行するべきタスクが存在しない場合に動作が停止されるプロセッサに対して、任意の時間経過を契機として前記プロセッサを起動させるハードウェアタイマによるタイマ割込み処理を制御し、前記プロセッサの省電力状態を保持するプロセッサ省電力制御方法において、前記複数のOSとして、前記ハードウェアタイマからのタイマ割込みを受け付ける主OSと、この主OSにより実行されるタスクとして扱われる副OSとを含み、この主OSによる、前記タイマ割込みを検出するステップ、前記タイマ割込みを契機として、実行するべきタスクの有無を判定する第一の判定ステップ、実行するべきタスクが存在しない場合に前記プロセッサを停止させるプロセッサ停止ステップを含む主OS処理ステップと、前記副OSによる、実行するべきタスクの有無を判定する第二の判定ステップ、実行するべきタスクがない場合に前記第一の判定ステップに処理を引き渡すステップを含む副OS処理ステップと、前記第一の判定ステップにより前記副OS上に実行するべきタスクが存在すると判定された場合に前記副OSに割込み処理を行い、この割込みを契機として時間を計測して所定時間に前記第二の判定ステップを実行させる副OS割込みステップとを含むものである。

【0009】

また、この発明に係るプロセッサ省電力制御方法は、一定時間ごとに副OSに割込みをする周期起動ハンドラにより実行される副OS割込みステップを含むものである。

【0010】

また、この発明に係るプロセッサ省電力制御方法は、指定された時間後に副OSに割込みをするアラームハンドラにより実行される副OS割込みステップを含むものである。

【0011】

また、この発明に係るプロセッサ省電力制御方法は、副OSに割込みをするタスクであって、主OSが実行すべきタスクのうち最も高い優先順位が付された高優先度タスクにより実行される副OS割込みステップを含むものである。

【0012】

また、この発明に係るプロセッサ省電力制御方法は、ハードウェアタイマによる次のタイマ割込みまでの時間を計測するとともに、計測された時間が予め定められた時間よりも長いかが判定するステップを含み、計測された時間が予め定められた時間よりも長い場合にプロセッサの動作を停止させるプロセッサ停止ステップを含むものである。

【0013】

また、この発明に係るプロセッサ省電力制御方法は、ハードウェアタイマが一定時間ごとに周期的にタイマ割込み処理を行う場合、タスクの実行予定時間まで再度のタイマ割込み処理が必要か判定するステップと、再度のタイマ割込み処理が必要なければ前記ハードウェアタイマを停止させるステップとを行う主OS処理ステップを含むものである。

【0014】

また、この発明に係るプロセッサ省電力制御方法は、ハードウェアタイマよりも長い周期でタイマ割込みを行う長周期用ハードウェアタイマによるタイマ割込みを検出するステップを実行する主OS処理ステップを含むものである。

【0015】

また、この発明に係るプロセッサ省電力制御方法は、時刻を計測するとともに所定の時刻にタイマ割込みを行う時刻用タイマによるタイマ割込みを検出するステップを実行する主OS処理ステップを含むものである。

【0016】

この発明に係る記憶媒体は、実行すべきタスクが存在しない場合に停止されるプロセッサにより実行制御される複数のOSとして、任意の時間経過を契機として前記プロセッサを起動させるハードウェアタイマからタイマ割込みを受け付ける主OSと、この主OSにより実行されるタスクとして扱われる副OSとを含み、前記主OSにおいて、前記ハードウェアタイマによるタイマ割込みを検出す

るステップ、前記タイマ割込みを契機として、実行すべきタスクの有無を判定する第一の判定ステップ、実行すべきタスクが存在しない場合に前記プロセッサを停止させるプロセッサ停止ステップを含む主OS処理ステップと、前記副OSにおいて、実行すべきタスクの有無を判定する第二の判定ステップ、実行すべきタスクがない場合に前記第一の判定ステップに処理を引き渡すステップを含む副OS処理ステップと、前記第一の判定ステップにおいて前記副OS上に実行すべきタスクが存在すると判定された場合に前記副OSに割込み処理を行い、この割込みを契機として時間を計測して所定時間に前記第二の判定ステップを実行させる副OS割込みステップを、コンピュータに実行させるためのプログラムを記録したものである。

【0017】

この発明に係るプロセッサ省電力制御装置は、任意の時間経過を契機としてタイマ割込みを行い、処理すべきタスクが存在しない場合に動作が停止されるプロセッサを起動させるハードウェアタイマを含むタイマ手段と、前記タイマ割込みを契機として実行すべきタスクの有無を判定し、実行すべきタスクが存在しない場合には前記プロセッサを停止させ、実行すべきタスクが存在する場合には割込みを行う主OS、この主OSにより実行されるタスクとして扱われ、前記主OSからの割込みを契機として実行すべきタスクの有無を判定し、実行すべきタスクが存在する場合にはタスクを実行する副OSを記憶した記憶手段とを備えたものである。

【0018】

また、この発明に係るプロセッサ省電力制御装置は、ハードウェアタイマよりも長い周期でタイマ割込みを行う長周期用タイマを有するタイマ手段を備えたものである。

【0019】

また、この発明に係るプロセッサ省電力制御装置は、時刻用タイマを有するタイマ手段を備えたものである。

【0020】

【発明の実施の形態】

実施の形態 1.

図 1 はこの発明の実施の形態 1 に係るプロセッサ省電力制御装置を示す概念図である。図 2 はプロセッサ省電力制御方法の処理手順のうち、主 OS 処理ステップを説明するフローチャートである。図 3 はプロセッサ省電力制御方法のうち、副 OS 処理ステップおよび副 OS 割込みステップを説明するフローチャートである。図 1 において、1 はプロセッサやタイマなどのハードウェアを実際に制御する主 OS、2 は省電力モードを有するプロセッサ、3 は主 OS に対して非周期割込みを行い、時間経過通知が必要な時だけタイマ割込みを行うハードウェアタイマ、4 はハードウェアタイマ 3 からのタイマ割込みによって起動する主 OS のタイマハンドラ、5 はタイマハンドラ 4 により呼び出され、タスクを順序良く実行する主 OS スケジューラ、6 は主 OS 上で実行するタスクがない場合に呼び出され、プロセッサ 2 を省電力モードに移行させるように制御する主 OS の省電力機構、7 は主 OS 上で処理される主 OS タスクである。

【0021】

また、8 は主 OS 以外の OS であって、主 OS で処理されるタスクのひとつとして動作する副 OS、9 は副 OS のタイマハンドラとして動作し、主 OS から起動される周期起動ハンドラ、10 は周期起動ハンドラにより呼び出され、タスクを順序良く実行する副 OS スケジューラ、11 は副 OS 上で実行するタスクが無い場合に呼び出され、副 OS であるタスクを就寝状態にする副 OS 省電力機構、12 は副 OS 上で処理されるタスク、13 は主 OS 1、副 OS 8 を記憶する記憶手段である。以下、この発明の実施の形態 1 にかかるプロセッサ省電力制御方法による主 OS 処理ステップについて図 2 を用いて説明する。S101 において、主 OS 1 が起動されると、ハードウェアタイマ 3 によるタイマ割込みを受け取るためのタイマハンドラ 4 が登録される。S102 において、主 OS 1 のスケジューラ 5 は主 OS 上に実行可能タスクがあるかどうか判断し、実行可能タスクが存在すれば S103 においてそのタスクを実行させる。スケジューラ 5 は副 OS 8 も主 OS 1 のタスクの 1 つとして扱う。

【0022】

一方、スケジューラ 5 は主 OS 上に実行可能タスクがなければ、主 OS の省電

力機構 6 を呼び出す。そして、S 1 0 4 において省電力機構 6 はプロセッサ 2 を省電力モードに移行させる。ところで、プロセッサ 2 が省電力モードに移行された状態でハードウェアタイマ 3 がタイマ割込みを起こすと、主 OS 1 のタイマハンドラ 4 が起動されて S 1 1 1 が実行される。S 1 1 1 において、タイマハンドラ 4 はスケジューラ 5 を呼び出す。スケジューラ 5 は、副 OS 8 を含むタスクのうち実行可能タスクがあるか判断し、必要に応じて、例えば、副 OS 8 の実行時間が来ていれば（タイムアウトしていれば）、S 1 1 2 において副 OS 8 への割込みを行う。一方、S 1 1 1 において実行可能タスクがない場合にはハンドラを終了し、S 1 0 2 に処理を引き渡す。

【 0 0 2 3 】

次に、図 3 を用いて副 OS 処理ステップおよび副 OS 割込みステップについて説明する。副 OS 8 は主 OS 1 の実行するタスクのひとつとして扱われる。S 1 1 2 において主 OS 1 からの割込みにより副 OS 8 が起動され、S 1 2 1 において、主 OS 1 からの割込みを受けるための周期起動ハンドラ 9 が登録される。周期起動ハンドラ 9 は、指定された一定時間ごとにくり返しハンドラに記述された処理を行う機能であり、副 OS 8 のシステムタイマとして動作する。主 OS 1 からの割込みを受けて起動された周期起動ハンドラ 9 は副 OS 8 のスケジューラ 1 0 を呼び出す。副 OS 8 のスケジューラ 1 0 は、S 1 2 2 において、副 OS 8 上に実行可能タスクがあるかどうか判断し、実行可能タスクが存在すれば S 1 2 3 においてそのタスクを実行する。一方、副 OS 8 上に実行可能タスクがなければ、スケジューラ 1 0 は副 OS 8 の省電力機構 1 1 を呼び出し、S 1 2 4 において主 OS 1 のアプリケーションプログラムインタフェース (API) を利用して副 OS 8 を就寝状態にする。なお、副 OS 8 が就寝状態にあっても周期起動ハンドラ 9 は動作しており、所定時間になると割込み処理を行う。

【 0 0 2 4 】

副 OS 割込みステップは、副 OS 8 のシステムタイマとして動作する周期起動ハンドラ 9 がタイムアウトを起こすと実行される。すなわち、S 1 3 1 において、周期起動ハンドラ 9 は副 OS 8 への割込みを行い、副 OS 8 のスケジューラ 1 0 を呼び出す。副 OS 8 のスケジューラ 1 0 は S 1 3 2 において、タスク実行ま

でに時間経過待ちをする必要があるかどうか判断する。時間待ちする必要がなければ、再度の割込みは不要であるので、S 1 3 5において周期起動ハンドラ9を停止する。そして、タスク実行までに時間待ちする必要があれば、再度の割込みが必要であるので、S 1 3 3において周期起動ハンドラ9が停止中かどうか判断し、停止中であればS 1 3 4において周期起動ハンドラ9の起動を再開する。そして、S 1 3 6において、スケジューラ10は副OS上に実行可能タスクが存在するかどうか判断する。実行可能タスクが存在すれば、S 1 3 7において、副OS8が就寝API (S 1 2 4) による就寝状態にあるかどうか判断し、就寝中であればS 1 3 8において副OS8を起床させる。

【 0 0 2 5 】

上記説明によるプロセッサ省電力制御方法は、タイマ割込みと同時にプロセッサを再起動するハードウェアタイマからのタイマ割込みを主OSが統合して受付けることとし、副OSへの割込みは主OSのスケジューラにより呼び出される周期起動ハンドラが行うので、1度の割込みで主OSおよび副OS双方にタイマ割込みを行うことが可能となる。また、副OS上のタスクおよび主OS上のタスクが時間経過待ちを必要としない場合、すなわち再度の割込みが必要ではない場合には、ハードウェアタイマからの割込みを停止することが可能となる。これらの結果、ハードウェアタイマからの割込み回数を少なくすることができ、プロセッサが省電力モードにある時間を長く保つことができるので、移動通信端末の消費電力を抑制することが可能となる。

【 0 0 2 6 】

また、上記説明によるプロセッサ省電力制御装置は、装置に設けるハードウェアタイマは一つですみ、複数のハードウェアタイマによるタイマ割込みによりプロセッサが頻繁に再起動されることがなくなるので装置の消費電力を抑制することができる。

【 0 0 2 7 】

実施の形態2.

図4はこの発明の実施の形態2に係るプロセッサ省電力制御装置を示す概念図である。図5はこの発明の実施の形態2にかかるプロセッサ省電力制御方法のう

ち副OS処理ステップおよび副OS割込みステップを説明するフローチャートである。図4において、14は副OSのタイマハンドラとして動作し、主OSから起動されるアラームハンドラである。なお、図4において図1と同一の符号は同一または相当部分を示すので説明は省略する。

【0028】

主OS処理ステップについては図2と同様であるため説明は省略する。以下、副OS処理ステップおよび副OS割込みステップについて、図5を用いて説明する。副OS8は主OS1の実行するタスクのひとつとして扱われる。副OS8が起動されると、S221において、主OS1からの割込みを受けるためのアラームハンドラ14が登録される。アラームハンドラ14は、指定された時間後に一度だけハンドラに記述された処理を行う機能であり、副OS8のシステムタイマとして動作する。主OS1からの割込みを受けて起動されたアラームハンドラ14は副OS8のスケジューラ10を呼び出す。副OS8のスケジューラの処理S122～S124については、図2と同様であるため説明は省略する。

【0029】

副OS割込みステップは、副OS8のシステムタイマとして動作するアラームハンドラ14がタイムアウトを起こすと実行される。すなわち、S131において、アラームハンドラ14は副OS8への割込み処理を行い、副OS8のスケジューラ10を呼び出す。そして、S231において、副OS8への割込み処理の結果、時間経過待ちする必要があるかどうか判断する。時間待ちする必要があるれば、S232においてアラームハンドラ14を再度登録して、S136に処理が引き渡される。一方、S231において時間経過待ちする必要がなければS136に処理が引き渡される。

【0030】

実施の形態1で説明したプロセッサ省電力制御方法によると、副OSのシステムタイマである周期起動ハンドラを介して副OSへの割込みを受け付けていたため、副OS上のタスクが実行されるまでに時間がある場合であっても周期起動ハンドラからの割込みが周期的に発生し、結果として主OSがハードウェアタイマからの割込みを周期的に受ける必要があった。これに対して、上記説明によるプ

ロセッサ省電力制御方法は、副OSのシステムタイマとして、指定された時間後に一度だけ割込みを行うアラームハンドラを介して副OSへの割込みを受け付けるようにしたので、真に必要な時だけ、ハードウェアタイマの割込みを発生させることができる。その結果、常に時間経過待ちを必要とするタスクが存在しても、ハードウェアタイマからの割込み回数を減らし、プロセッサが省電力モードである時間を長く保つことが可能となる。

【0031】

実施の形態3.

図6はこの発明の実施の形態3に係るプロセッサ省電力制御装置を示す概念図である。図7はプロセッサ省電力制御方法のうち、副OS処理ステップおよび副OS割込みステップを説明するフローチャートである。図6において、15は副OSのタイマハンドラとして動作し、主OSから起動される高優先度タスクである。主OSは優先度が高いタスクを先に実行するので、高優先度タスク15は副OSのタスクよりも高優先度に設定しておく必要がある。なお、図4において図1と同一の符号は同一または相当部分を示すので説明は省略する。

【0032】

主OS処理ステップについては図2と同様であるため説明は省略する。以下、副OS処理ステップおよび副OS割込みステップについて、図7を用いて説明する。副OS8は主OS1の実行するタスクのひとつとして扱われる。副OS8が起動されると、S321において、主OS1からの割込みを受けるための高優先度タスク15が登録される。高優先度タスク15は副OS8のシステムタイマとして動作する。主OS1からの割込みを受けて起動された高優先度タスク15は副OS8のスケジューラ10を呼び出す。副OS8のスケジューラ10の処理S122～S124については、図2と同様であるため説明は省略する。

【0033】

主OS上で動作する高優先度タスク15がタイムアウトを起こしたり、副OS上のタスクの待ち状態解除によって、高優先度タスク15が起動され、副OS割込み処理が実行される。高優先度タスク15は、S331において副OS8への割込み処理を行う。S136～138に示す処理については図3と同じであるた

め、説明を省略する。S332において、副OS8への割込み処理の結果、時間経過待ちする必要があるかどうか判断する。時間待ちする必要があるれば、主OS1が提供する時間経過待ちAPIを発行して高優先度タスク15を就寝状態にする。時間経過待ちする必要がなければ、S334において主OSのタスク就寝APIを発行して高優先度タスク15を就寝状態にする。

【0034】

実施の形態1および実施の形態2にて説明したプロセッサ省電力制御方法によると、副OSのシステムタイマを周期起動ハンドラもしくはアラームハンドラで実現していたため、主OSがハンドラ機能を有していない場合、割込み機能を実現することが不可能であった。しかし、上記説明によるプロセッサ省電力制御方法によると、主OSが優先度スケジューリング機能さえ有していれば、ハンドラ機能を有していない主OSであってもハードウェアタイマによらずに副OSへの割込み処理を実行することができる。

【0035】

実施の形態4.

図8はこの発明の実施の形態4に係るプロセッサ省電力制御装置を示す概念図である。図9はプロセッサ省電力制御方法のうち、主OS処理ステップを説明するフローチャートである。図8において、16は主OS1のタイマハンドラ4によりセットされ、主OS1の省電力機構6により参照される省電力動作制御フラグである。なお、図8において図1と同一の符号は同一または相当部分を示すものであり説明は省略する。

【0036】

次に動作について説明する。主OS1は、実施の形態1と同様、時間経過通知が必要な時だけタイマ割込みをする非周期割込みを行うハードウェアタイマ3からタイマ割込みを受ける。以下、主OS処理ステップについて図9を用いて説明する。処理S101～S104は、図2と同様の処理を行うので説明は省略する。S401において、省電力機構6は省電力動作制御フラグ16が立っているかどうかを参照し、省電力動作制御フラグ16が立っている時のみ、S104においてプロセッサ2を省電力モードへ移行させる。

【 0 0 3 7 】

ハードウェアタイマ 3 が非周期割込みを起こすと主 OS 1 のタイマハンドラ 4 が起動される。タイマハンドラ 4 の処理 S 1 1 1 ~ 1 1 2 は、図 2 と同じであるため、説明を省略する。S 4 1 1 において、次回割込みまでの時間が定められた時間よりも長いかどうか判断し、もし長ければ S 4 1 2 において省電力動作フラグ 1 6 を立てる。副 OS 処理ステップおよび副 OS 割込みステップは図 3 と同じであるため説明は省略する。

【 0 0 3 8 】

実施の形態 1 から実施の形態 3 に係るプロセッサ省電力制御方法によると、主 OS 上に実行可能タスクが存在しない場合、常にプロセッサを省電力モードにしていた。しかしながら、プロセッサが頻繁に省電力モードに移行すると、オーバーヘッド（省電力モードからの復帰に時間がかかる場合に発生する）が生じる。そこで、上記説明によるプロセッサ省電力制御方法は、省電力動作制御フラグを参照し、プロセッサの空き時間が予め決められた時間以上にならないと省電力モードに移行しないようにすることによって、プロセッサが頻繁に省電力モードに移行することを防ぐことができる。

【 0 0 3 9 】

実施の形態 5.

図 1 0 はこの発明の実施の形態 5 に係るプロセッサ省電力制御装置を示す概念図である。図 1 1 はプロセッサ省電力制御方法の処理手順のうち、主 OS 処理ステップを説明するフローチャートである。図 1 0 において、1 7 は設定した時間経過毎に主 OS に対して周期割込みを行うハードウェアタイマである。なお、図 1 0 において、図 1 と同一の符号は同一または相当部分を示すので説明は省略する。以下、図 1 1 を用いて主 OS 処理ステップについて説明する。ハードウェアタイマ 1 7 がタイマ割込みを起こすと主 OS 1 のタイマハンドラ 4 が起動される。タイマハンドラ 4 の処理 S 1 1 1 ~ S 1 1 2 は図 2 と同じであるため説明は省略する。主 OS のタイマ割込み処理の結果、S 5 1 1 において時間経過待ちする必要があるかどうか判断する。時間経過待ちする必要があるれば、S 5 1 2 においてタイマ割込み停止中かどうか判断し、停止中であれば、S 5 1 3 においてタイ

マ割込みを再開する。時間待ちする必要がなければ、S514においてハードウェアタイマ17を停止させ、タイマ割込みを停止させる。

【0040】

上記説明によるプロセッサ省電力制御方法は、主OSのシステムタイマとして周期割込みを用いることができるため、容易に省電力機能を実現することが可能となる。さらに、時間経過待ちが不要で再度の割込みが不要な時には、ハードウェアタイマを停止することでハードウェアタイマからの割込み回数を減少させ、プロセッサが省電力モードである時間を長く保つことが可能となる。

【0041】

実施の形態6.

図12はこの発明の実施の形態6に係るプロセッサ省電力制御装置を示す概念図である。図12において、18は長周期用タイマ、19は長周期用タイマライブラリである。なお、図12において図10と同一の符号は同一または相当部分を示すので説明は省略する。また、主OS処理ステップ、副OS処理ステップおよび副OS割込みステップについては図11、図3と同じであるため説明は省略する。

【0042】

以下、説明するプロセッサ省電力制御方法は、タスクの性質に応じて、タイマ割込みを行うタイマの種類を変更するものである。すなわち、一定時間毎に実行しなければならないタスクのように、時間経過待ちを常に必要とし、その実行時間間隔が長いタスクについては長周期用タイマ18を用いてタイマ割込みさせ、時間経過待ちを必要としないその他のタスクについては短周期用タイマ、すなわちハードウェアタイマ17を用いてタイマ割込みさせるものである。主OS上のタスク7および副OS上のタスク12が、常に時間経過待ちを要求するようなタスクである場合には、再度のタイマ割込みは不必要であるのでハードウェアタイマ17を停止する。

【0043】

一方、常に時間経過待ちを要求するようなタスクである場合には再度のタイマ割込みが必要であるため、ハードウェアタイマ17を停止することができない。

したがって、タスクが常に時間経過待ちを要求するものである場合、時間経過待ち中に頻繁にタイマ割込みが発生し、プロセッサの省電力モードを維持することができないという問題があった。このような場合、短周期用タイマであるハードウェアタイマ 1 7 ではなく、長周期用タイマ 1 8 を用いてタイマ割込みさせることにより、ハードウェアタイマ 1 7 を停止させることができる。

【 0 0 4 4 】

実施の形態 5 にて説明したプロセッサ省電力制御装置によると、常に時間経過待ちを要求するタスクが存在した場合、ハードウェアタイマを止めることができず、結果として、非常に細かい周期でタイマ割込みが頻繁に発生するという問題があった。これに対して、常に時間経過待ちを要求するタスクは時計アプリケーションのように長周期でタイマ割込みを要求することを利用する上記説明によるプロセッサ省電力制御方法は、常に時間経過待ちを要求するタスクは別のタイマで管理されるため、ハードウェアタイマによる周期割込みを停止することができ、プロセッサが省電力モードにある時間を長くすることができるので、消費電力を抑制することができる。

【 0 0 4 5 】

また、上記説明によるプロセッサ省電力制御装置は長周期用タイマを備えたことにより、実行待ち時間が異なるタスクに関しては長周期用タイマでタイマ割込みをすることが可能になり、ハードウェアタイマを停止して消費電力を低減させることができる。

【 0 0 4 6 】

実施の形態 7.

図 1 3 はこの発明の実施の形態 7 に係るプロセッサ省電力制御装置を示す概念図である。図 1 4 は主 OS 処理ステップのうちタイマ割込み処理を説明するフローチャートである。図 1 5 は時刻用タイマによる割込み処理を説明するフローチャートである。図 1 3 において、2 0 は時刻用タイマ、2 1 は時刻用タイマハンドラである。なお、図 1 3 において、図 1 に示す符号と同一の符号は同一または相当部分を示すので説明は省略する。

【 0 0 4 7 】

通常、ハードウェアタイマ3が非周期割込みを行う場合であって、正確な時刻を刻む必要があるときにはハードウェアタイマ3とは別の時刻用タイマ20を利用する。この時刻用タイマ20がハードウェア的にカウント可能な値には限界があり（例えば、16ビット、32ビットなどカウンタのビット数による）、その限界点に達すると、OSに対して割込みを発生し、ソフトウェア的に保持している時刻を更新する処理を行う。

【0048】

次に動作について説明する。主OS処理ステップはS101～S104、S112は図2と同じであるため説明は省略する。また、副OS処理ステップおよび副OS割込みステップは図3と同じであるため説明は省略する。主OS処理ステップのうちS111は図14に示す処理を行う。図14において、S701において通常のタイマ割込み処理を行った後、S702においてハードウェアタイマ3のカウンタ設定値が時刻用タイマ20の最大設定範囲を超えているかどうか判断する。カウンタ設定値が時刻用タイマ20の最大設定範囲を超えていなければS703においてハードウェアタイマ設定を行う。カウンタ設定値が時刻用タイマ20の最大設定範囲を超えていれば、タイマ設定を行わずに主OS1のタイマ割込み処理を終了する。

【0049】

次に、時刻用タイマ割込み処理の動作について図15を用いて説明する。時刻用タイマ割込みが発生すると、S711においてソフトウェア的に保持されている時刻を更新する処理を行い、S712において、時刻用タイマ割込み設定を行う。S713において、次回割込み時間経過通知が必要な時間にタイマカウンタ値を設定するため、タイマカウンタ値が時刻用タイマの最大設定範囲を超えているかどうか判断し、超えていなければ、S714においてハードウェアタイマ設定を行う。

【0050】

以上説明したように、上記説明によるプロセッサ省電力制御方法は、時刻用タイマとハードウェアタイマ割込みを統合して管理することにより、タイマの割込み回数を削減し、長い間プロセッサを省電力モードに保つことができる。

【 0 0 5 1 】

また、上記説明によるプロセッサ省電力制御装置は、時刻用タイマを備えたので、正確な時刻にタイマ割込みを発生させることができる。

【 0 0 5 2 】

【発明の効果】

この発明に係るプロセッサ省電力制御方法は、プロセッサにより実行制御される複数のOSとして、所定の時間経過を契機としてハードウェアタイマから出力されるタイマ割込みを受け付ける主OSと、この主OSにより実行されるタスクとして扱われる副OSを含み、前記主OSにおいて、前記タイマ割込みを契機として実行可能なタスクがないか判定し、前記副OS上に実行可能なタスクがある場合には、前記副OSに対して割込みを行うので、各OSからの個別のタイマ割込みが発生するのをなくすことができ、プロセッサの省電力モードを効率よく維持することができる。

【 0 0 5 3 】

この発明に係るプロセッサ省電力制御方法は、複数のOSを実行制御するとともに、前記複数のOS上に実行するべきタスクが存在しない場合に動作が停止されるプロセッサに対して、任意の時間経過を契機として前記プロセッサを起動させるハードウェアタイマによるタイマ割込み処理を制御し、前記プロセッサの省電力状態を保持するプロセッサ省電力制御方法において、前記複数のOSとして、前記ハードウェアタイマからのタイマ割込みを受け付ける主OSと、この主OSにより実行されるタスクとして扱われる副OSとを含み、この主OSによる、前記タイマ割込みを検出するステップ、前記タイマ割込みを契機として、実行するべきタスクの有無を判定する第一の判定ステップ、実行するべきタスクが存在しない場合に前記プロセッサを停止させるプロセッサ停止ステップを含む主OS処理ステップと、前記副OSによる、実行するべきタスクの有無を判定する第二の判定ステップ、実行するべきタスクがない場合に前記第一の判定ステップに処理を引き渡すステップを含む副OS処理ステップと、前記第一の判定ステップにより前記副OS上に実行するべきタスクが存在すると判定された場合に前記副OSに割込み処理を行い、この割込みを契機として時間を計測して所定時間に前記

第二の判定ステップを実行させる副OS割込みステップとを含むので、複数のOS毎に割り当てられたハードウェアタイマから個別にタイマ割込みが発生するのを抑制することができ、効率よくプロセッサの省電力モードが維持できる。

【0054】

また、この発明に係るプロセッサ省電力制御方法は、一定時間ごとに副OSにタイマ割込みをする周期起動ハンドラにより実行される副OS割込みステップを含むので、OSが提供する周期起動ハンドラ機能を利用し、各OSが要求するタイマ割込みを統合して制御することが可能になり、タイマの割込み回数を少なくし、効率良く省電力モードを維持することができる。

【0055】

また、この発明に係るプロセッサ省電力制御方法は、指定された時間後に副OSにタイマ割込みをするアラームハンドラにより実行される副OS割込みステップを含むので、OSが提供するアラームハンドラ機能を利用することで、必要なタイマ割込みだけを発生させるようにすることが可能になり、効率良く省電力モードを維持することができる。

【0056】

また、この発明に係るプロセッサ省電力制御方法は、副OSに割込みをするタスクであって、主OSが実行するべきタスクのうち最も高い優先順位が付された高優先度タスクにより実行される副OS割込みステップを含むので、周期起動ハンドラ機能やアラームハンドラ機能をOSが有していなくても、高優先度タスクを利用することによって、必要なタイマ割込みだけを発生させるようにすることが可能になり、効率良く省電力モードを維持することができる。

【0057】

また、この発明に係るプロセッサ省電力制御方法は、ハードウェアタイマによる次のタイマ割込みまでの時間を計測するとともに、計測された時間が予め定められた時間よりも長いかが判定するステップを含み、計測された時間が予め定められた時間よりも長い場合にプロセッサの動作を停止させるプロセッサ停止ステップを含むので、プロセッサの空き時間に常に省電力モードに移行するのではなく、予め決められた時間以上プロセッサが空きにならないと省電力モードに移行し

ないようにすることによって、頻繁にプロセッサを省電力モードに移行することによるオーバヘッド（省電力モードからの復帰に時間がかかる場合に発生する）を防ぐことができる。

【 0 0 5 8 】

また、この発明に係るプロセッサ省電力制御方法は、ハードウェアタイマが一定時間ごとに周期的にタイマ割込み処理を行う場合、タスクの実行予定時間まで再度のタイマ割込み処理が必要か判定するステップと、再度のタイマ割込み処理が必要なければ前記ハードウェアタイマを停止させるステップとを行う主OS処理ステップを含むので、システムタイマに周期割込みを用いた場合でも、容易に省電力機能を実現することができる。

【 0 0 5 9 】

また、ハードウェアタイマよりも長い周期でタイマ割込みを行う長周期用ハードウェアタイマによるタイマ割込みを検出するステップ、あるいは、時刻を計測するとともに所定の時刻にタイマ割込みを行う時刻用タイマによるタイマ割込みを検出するステップを実行する主OS処理ステップを含むので、非周期割込みを用いてシステムタイマを実現した状況において、時刻用タイマが必要な場合でも、時刻用タイマと主OSのシステムタイマ割込みをも統合して管理することにより、タイマの割込み回数を削減し、長い間プロセッサを省電力モードに保つことができる。

【 0 0 6 0 】

この発明に係る記憶媒体は、実行すべきタスクが存在しない場合に停止されるプロセッサにより実行制御される複数のOSとして、任意の時間経過を契機として前記プロセッサを起動させるハードウェアタイマからタイマ割込みを受け付ける主OSと、この主OSにより実行されるタスクとして扱われる副OSとを含み、前記主OSにおいて、前記ハードウェアタイマによるタイマ割込みを検出するステップ、前記タイマ割込みを契機として、実行すべきタスクの有無を判定する第一の判定ステップ、実行すべきタスクが存在しない場合に前記プロセッサを停止させるプロセッサ停止ステップを含む主OS処理ステップと、前記副OSにおいて、実行すべきタスクの有無を判定する第二の判定ステップ、実行す

るべきタスクがない場合に前記第一の判定ステップに処理を引き渡すステップを含む副OS処理ステップと、前記第一の判定ステップにおいて前記副OS上に実行すべきタスクが存在すると判定された場合に前記副OSに割込み処理を行い、この割込みを契機として時間を計測して所定時間に前記第二の判定ステップを実行させる副OS割込みステップを、コンピュータに実行させるためのプログラムを記録したので、記憶媒体を用いてプロセッサを効率よく制御することができる。

【0061】

この発明に係るプロセッサ省電力制御装置は、任意の時間経過を契機としてタイマ割込みを行い、処理すべきタスクが存在しない場合に動作が停止されるプロセッサを起動させるハードウェアタイマを含むタイマ手段と、前記タイマ割込みを契機として実行すべきタスクの有無を判定し、実行すべきタスクが存在しない場合には前記プロセッサを停止させ、実行すべきタスクが存在する場合には割込みを行う主OS、この主OSにより実行されるタスクとして扱われ、前記主OSからの割込みを契機として実行すべきタスクの有無を判定し、実行すべきタスクが存在する場合にはタスクを実行する副OSを記憶した記憶手段とを備えたので、装置に設けるハードウェアタイマは一つですみ、複数のハードウェアタイマによるタイマ割込みによりプロセッサが頻繁に再起動されることがなくなるので装置の消費電力を抑制することができる。

【0062】

また、この発明に係るプロセッサ省電力制御装置は、ハードウェアタイマよりも長い周期でタイマ割込みを行う長周期用タイマを有するタイマ手段を備えたので、実行待ち時間が異なるタスクに関しては長周期用タイマでタイマ割込みをすることが可能になり、ハードウェアタイマを停止して消費電力を低減させることができる。

【0063】

また、この発明に係るプロセッサ省電力制御装置は、時刻用タイマを有するタイマ手段を備えたので、正確な時刻にタイマ割込みを発生させることができる。

【図面の簡単な説明】

【図 1】 この発明の実施の形態 1 に係るプロセッサ省電力制御装置を示す概念図である。

【図 2】 この発明の実施の形態 1 にかかるプロセッサ省電力制御方法のうち主 OS 処理ステップを説明するフローチャートである。

【図 3】 この発明の実施の形態 1 にかかるプロセッサ省電力制御方法のうち副 OS 処理ステップおよび副 OS 割込みステップを説明するフローチャートである。

【図 4】 この発明の実施の形態 2 にかかるプロセッサ省電力制御装置を示す概念図である。

【図 5】 この発明の実施の形態 2 にかかるプロセッサ省電力制御方法のうち副 OS 処理ステップおよび副 OS 割込みステップを説明するフローチャートである。

【図 6】 この発明の実施の形態 3 に係るプロセッサ省電力制御装置を示す概念図である。

【図 7】 この発明の実施の形態 3 にかかるプロセッサ省電力制御方法のうち副 OS 処理ステップおよび副 OS 割込みステップを説明するフローチャートである。

【図 8】 この発明の実施の形態 4 に係るプロセッサ省電力制御装置を示す概念図である。

【図 9】 この発明の実施の形態 4 にかかるプロセッサ省電力制御方法のうち主 OS 処理ステップを説明するフローチャートである。

【図 10】 この発明の実施の形態 5 に係るプロセッサ省電力制御装置を示す概念図である。

【図 11】 この発明の実施の形態 5 にかかるプロセッサ省電力制御方法のうち主 OS 処理ステップを説明するフローチャートである。

【図 12】 この発明の実施の形態 6 にかかるプロセッサ省電力制御装置を示す概念図である。

【図 13】 この発明の実施の形態 7 に係るプロセッサ省電力制御装置を示す概念図である。

【図14】 この発明の実施の形態7にかかるプロセッサ省電力制御方法のうち主OS処理ステップを説明するフローチャートである。

【図15】 時刻用タイマによる割込み処理を説明するフローチャートである。

【図16】 従来のプロセッサ省電力制御装置を示す概念図である。

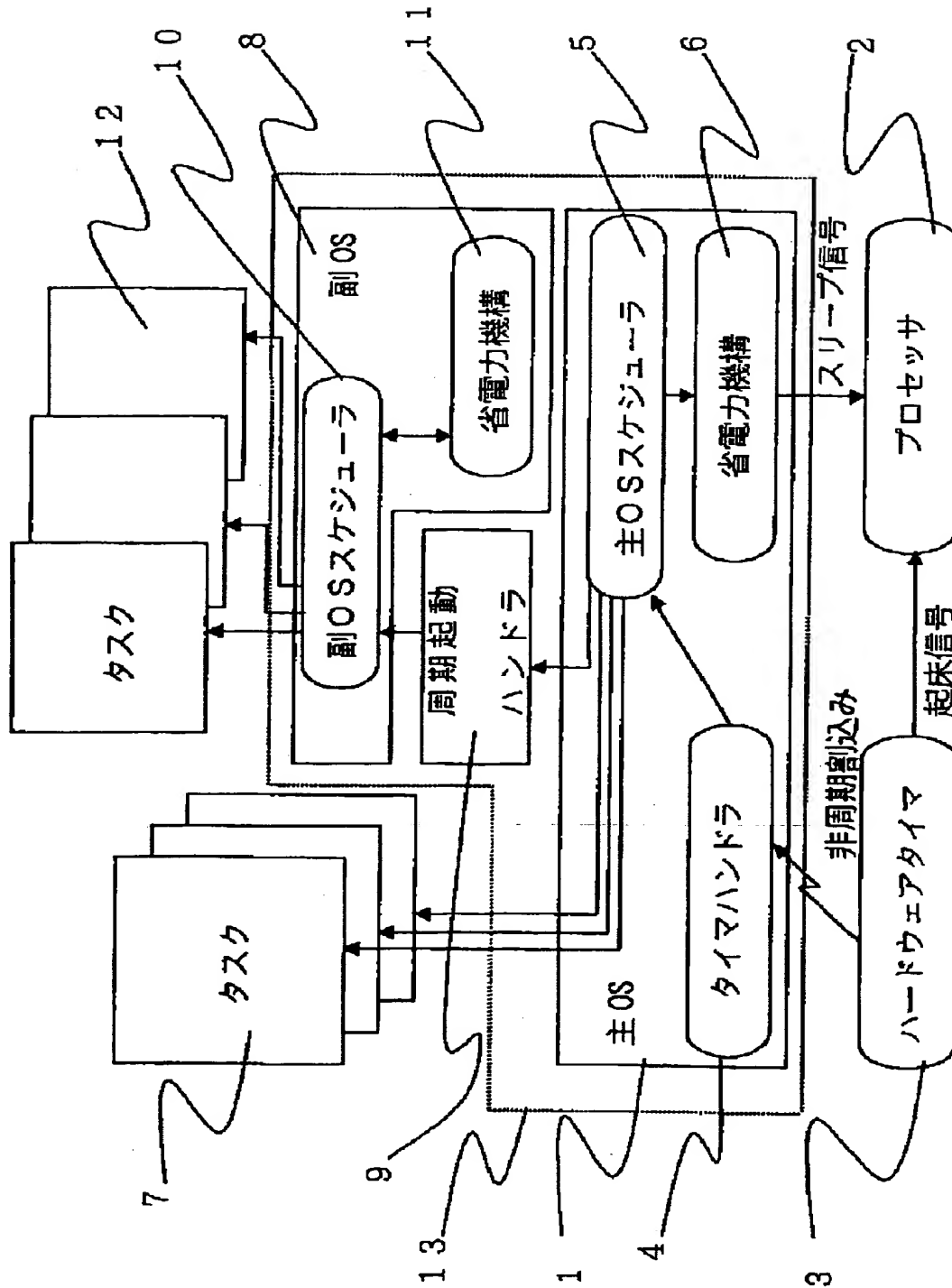
【符号の説明】

- 1 主OS、2 プロセッサ、3 非周期割込みハードウェアタイマ、
- 4 タイマハンドラ、5 主OSスケジューラ、6 省電力機構、
- 7 主OSタスク、8 副OS、9 周期起動ハンドラ、
- 10 副OSスケジューラ、11 副OS省電力機構、12 副OSのタスク、
- 13 記憶手段、14 アラームハンドラ、15 高優先度タスク、
- 16 省電力動作制御フラグ、17 、周期割込みハードウェアタイマ、
- 18 長周期用タイマ、19 タイマライブラリ、20 時刻用タイマ、
- 21 タイマハンドラ、22 プロセッサ、23 第一のOS、
- 24 ハードウェアタイマ、25 タイマハンドラ、26 スケジューラ、
- 27 省電力機構、28 第一のOSのタスク、29 第二のOS、
- 30 ハードウェアタイマ、31 タイマハンドラ、32 スケジューラ、
- 33 省電力機構、34 第二のOSのタスク、35 記憶手段

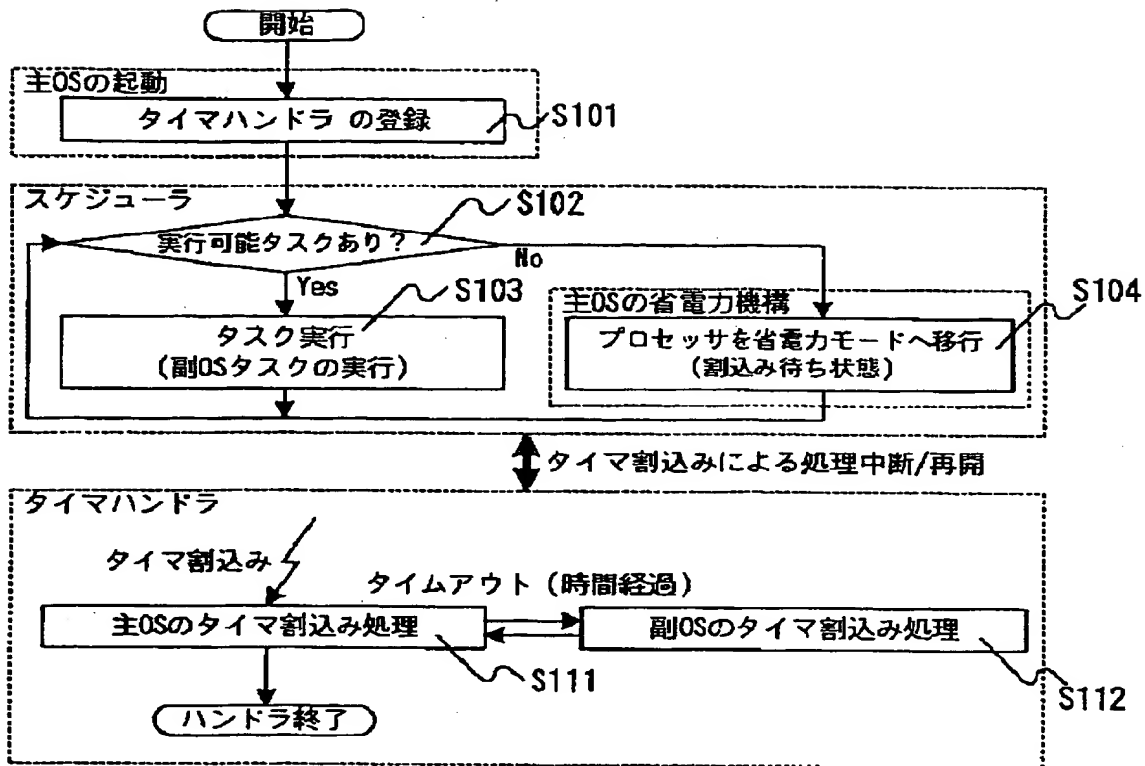
【書類名】

図面

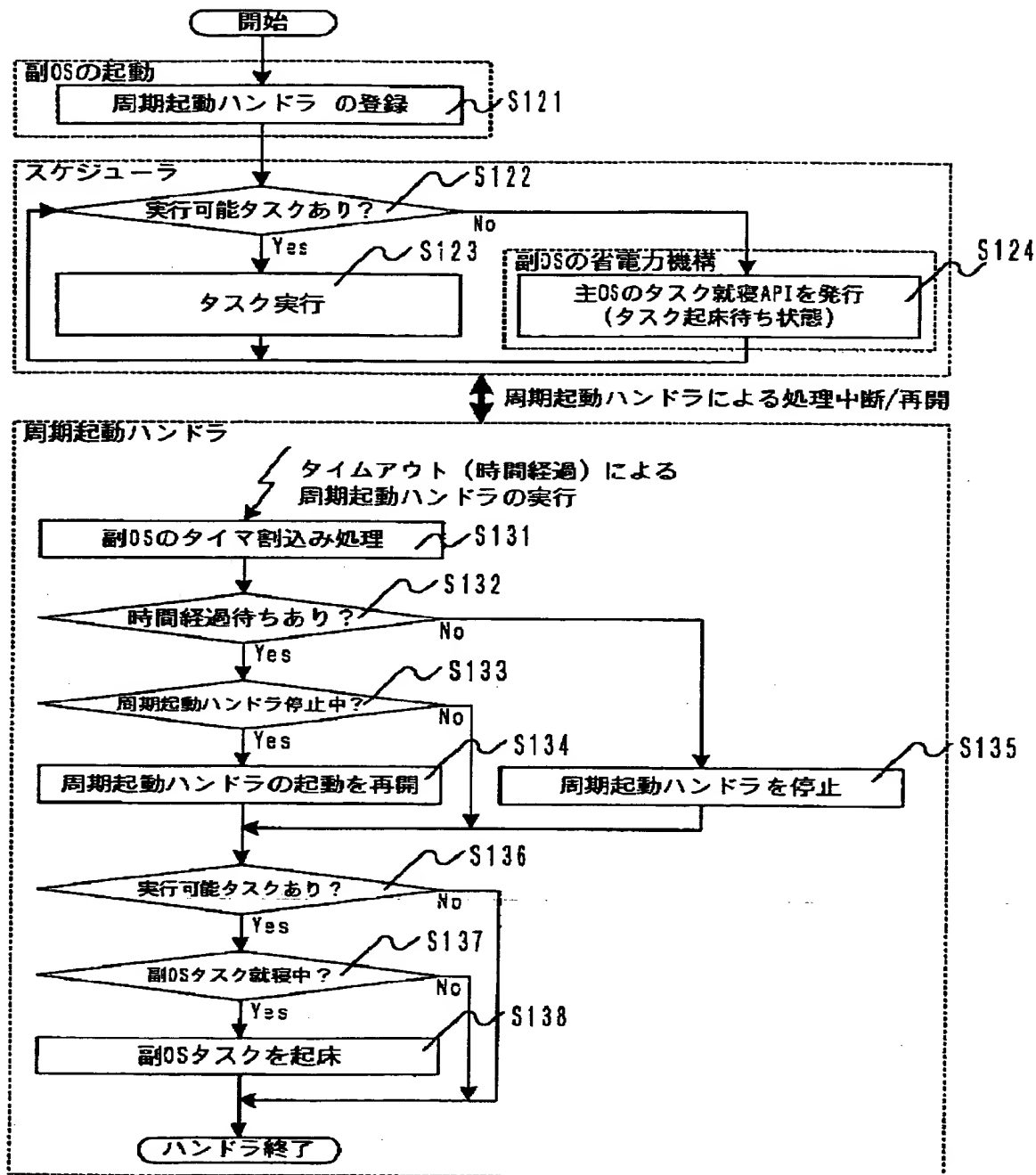
【図1】



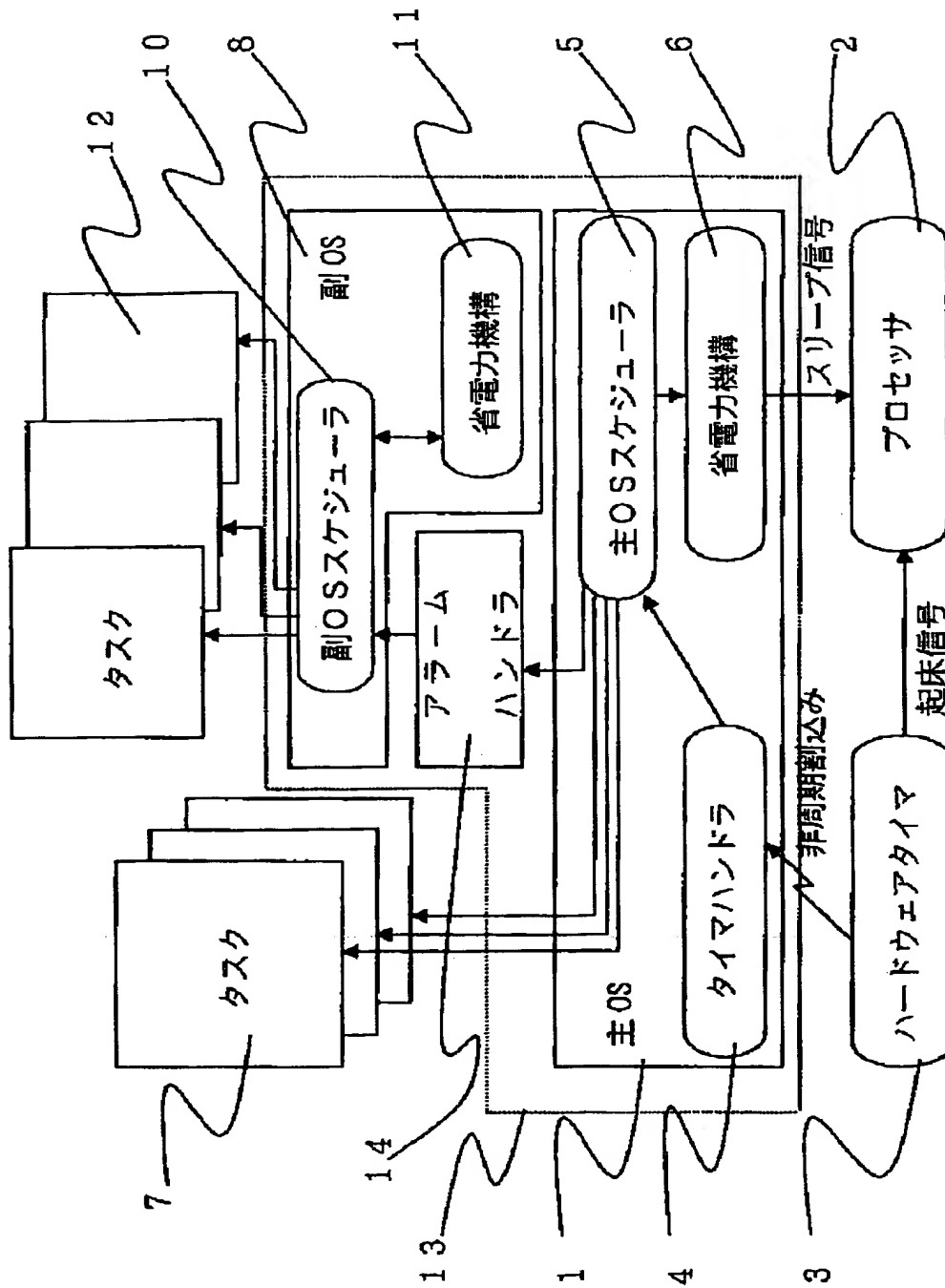
【図2】



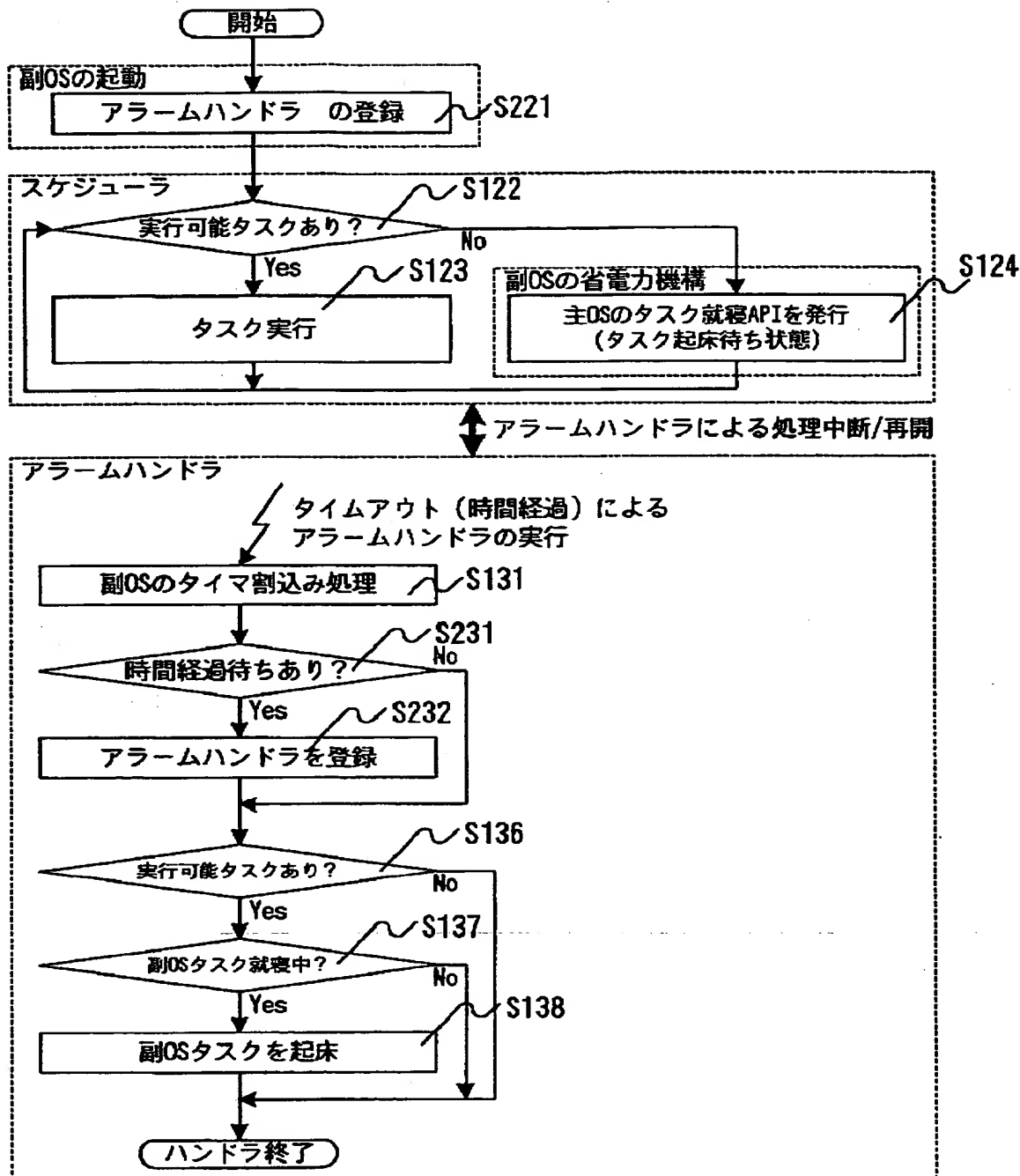
【図3】



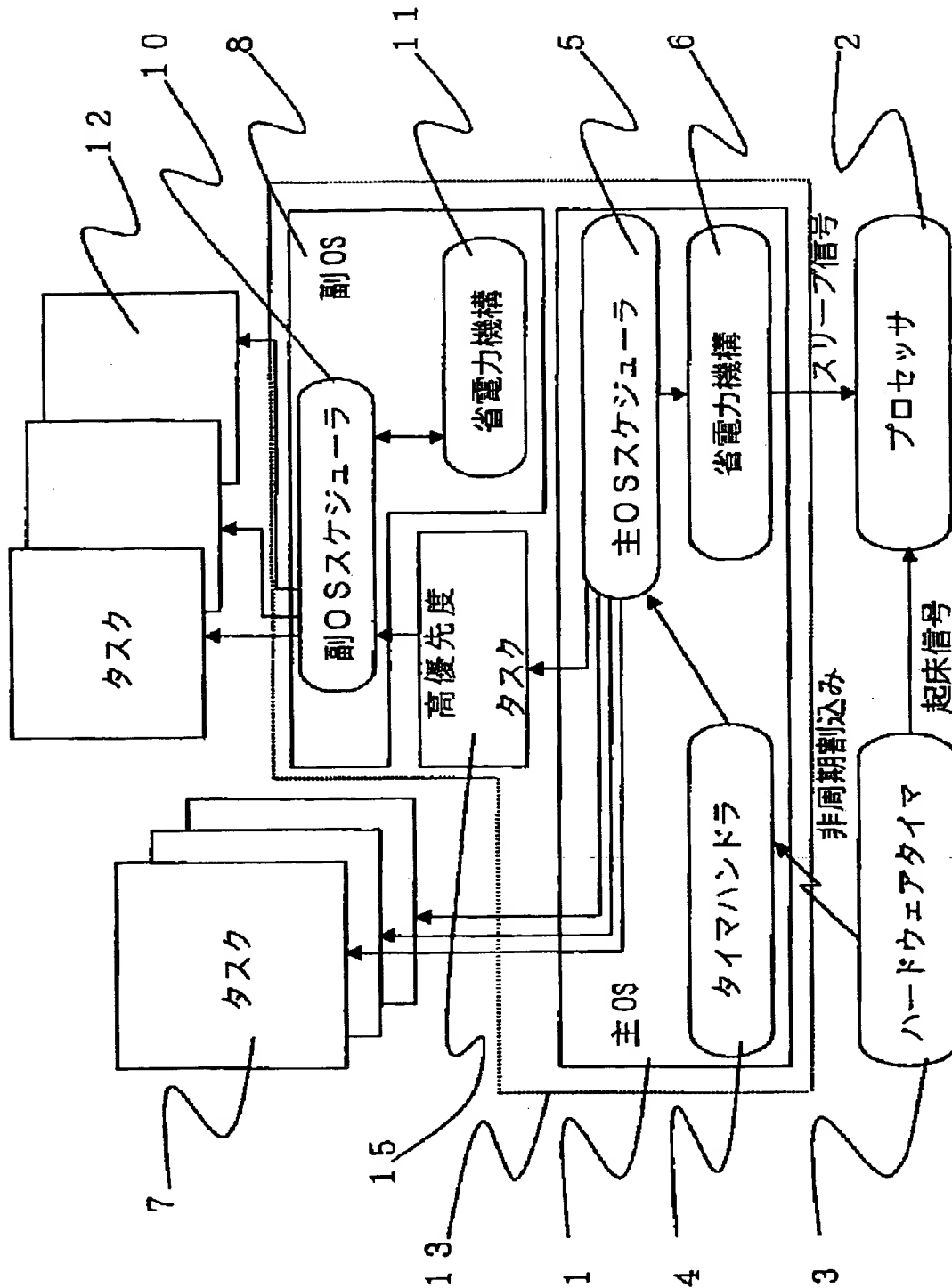
【図4】



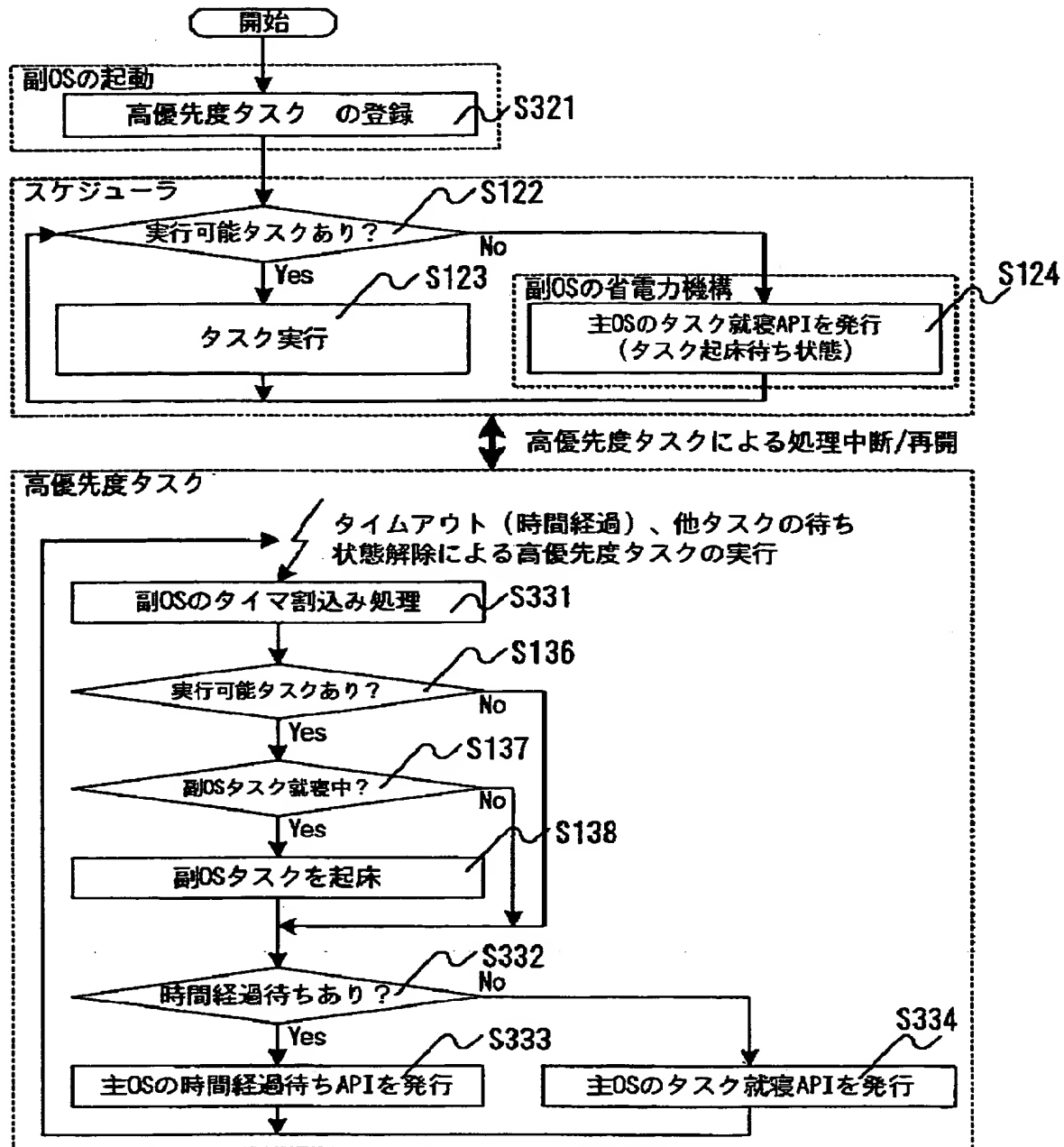
【図 5】



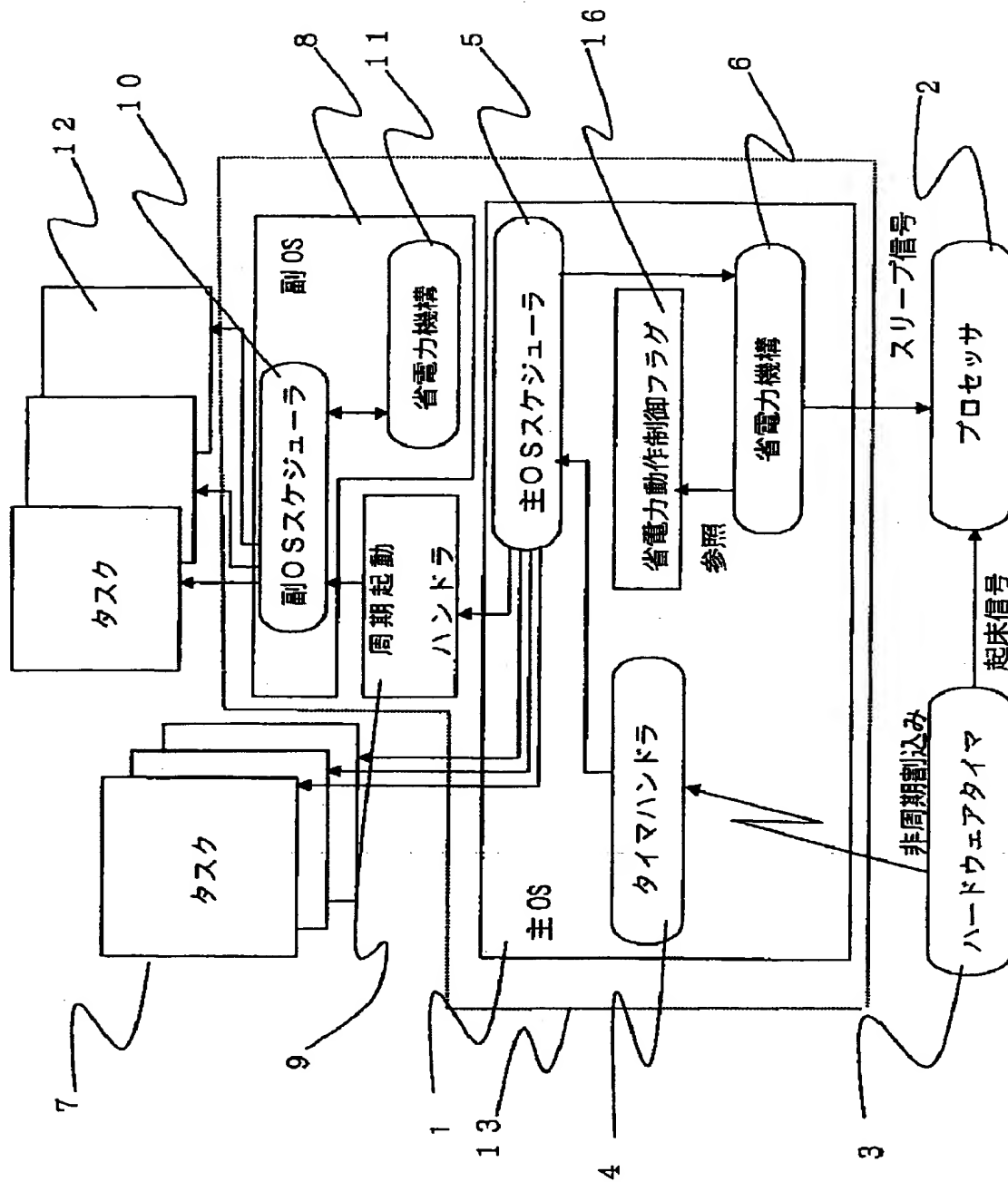
【図6】



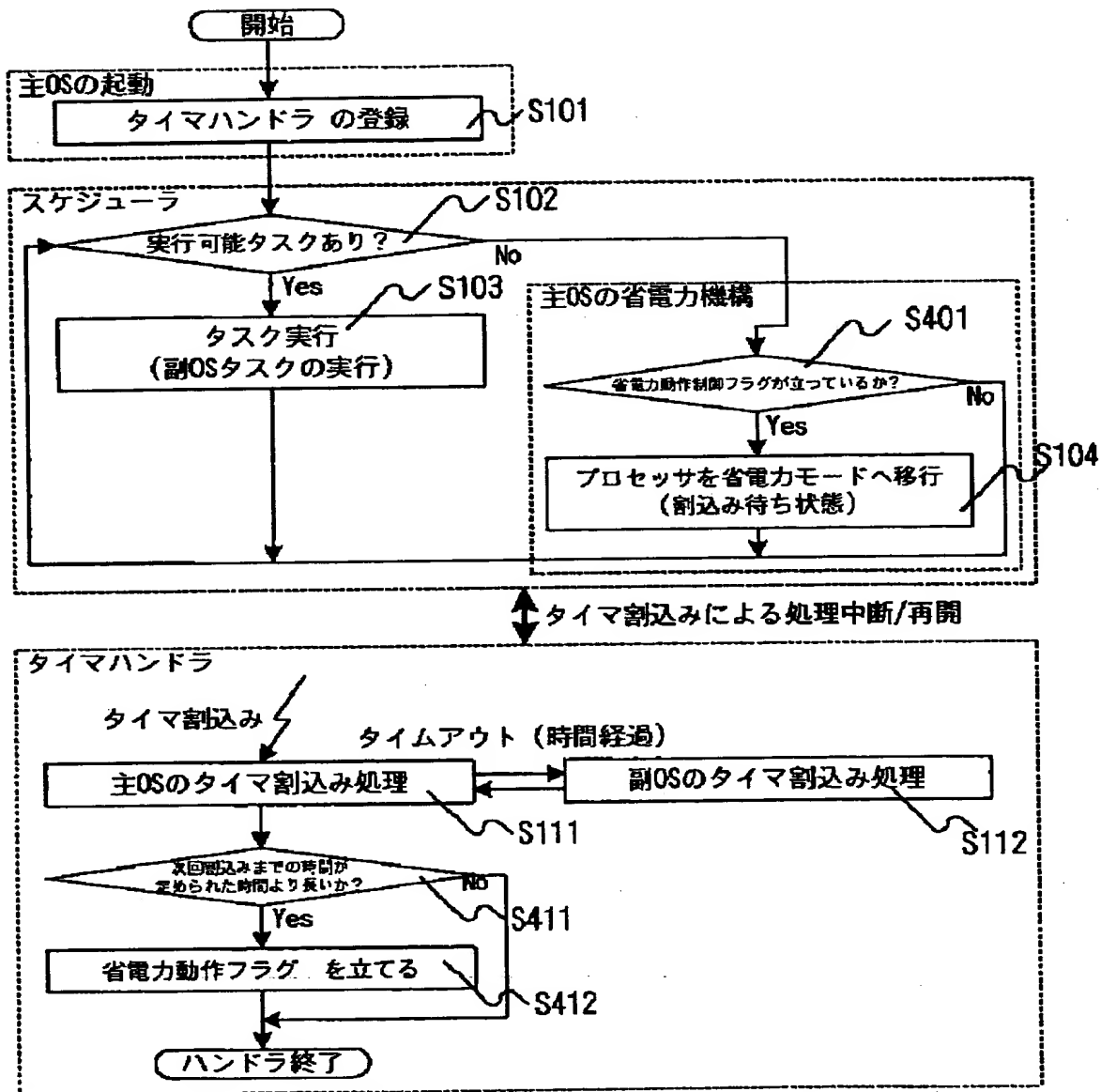
【図 7】



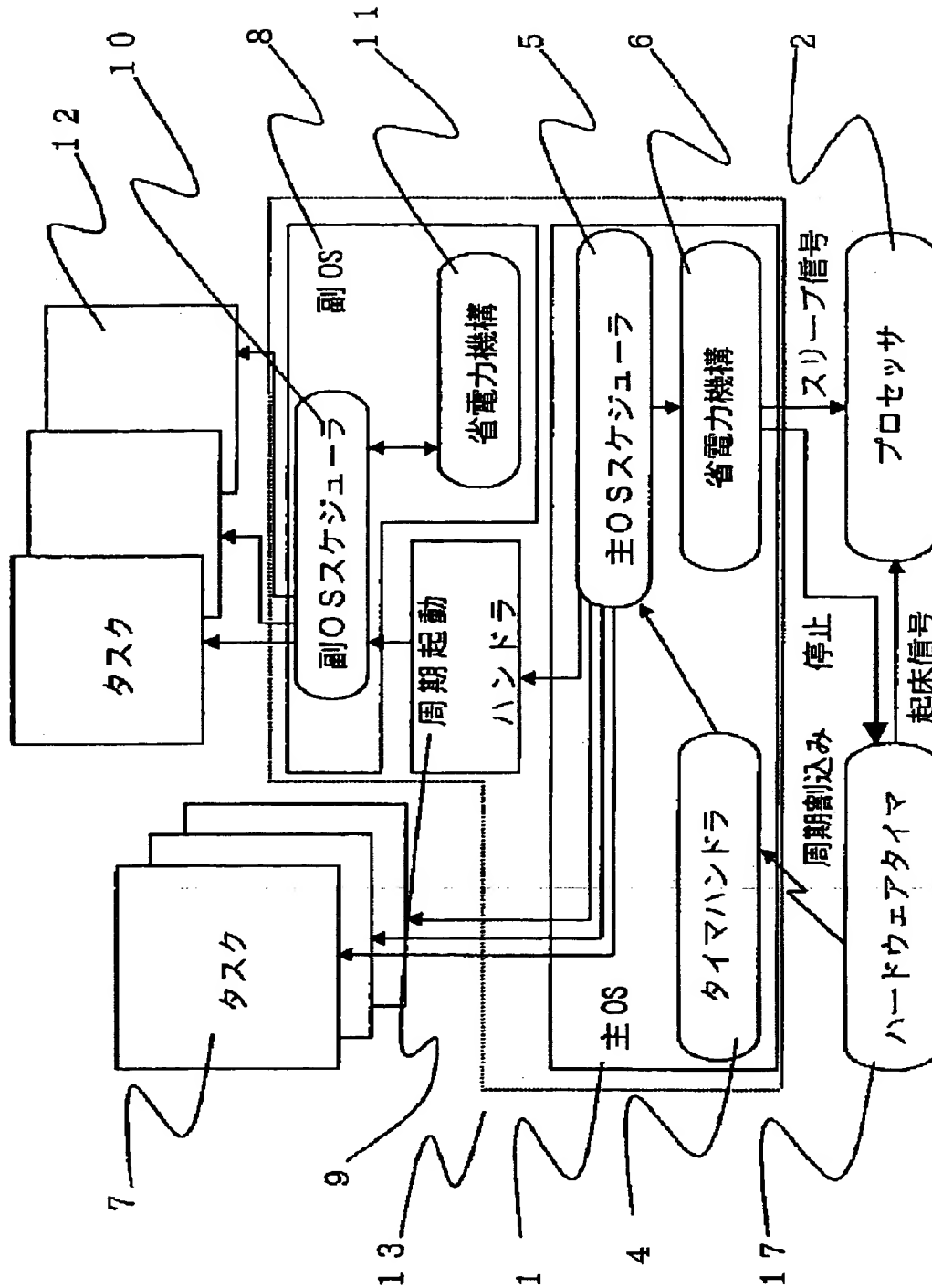
【図 8】



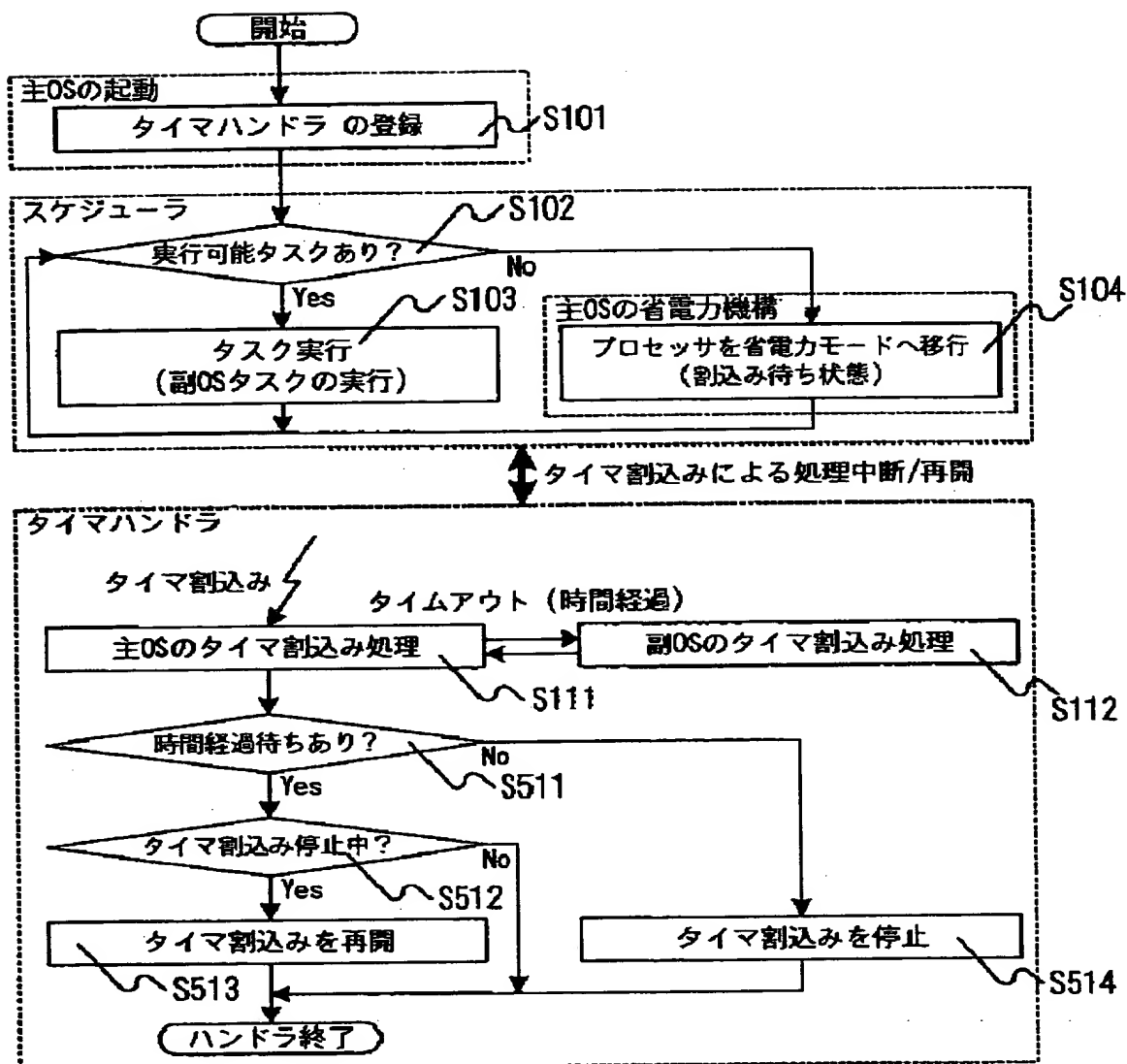
【図 9】



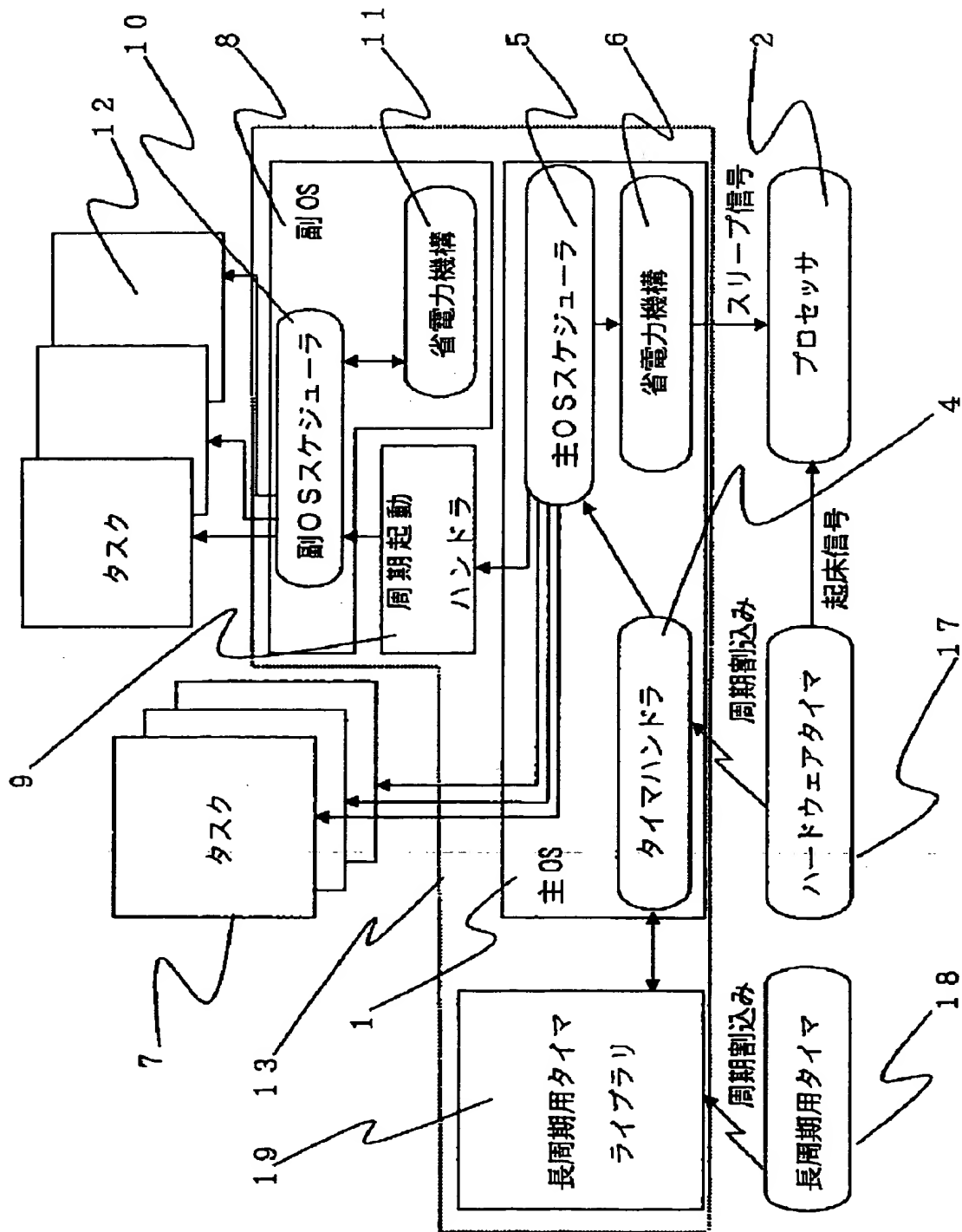
【図10】



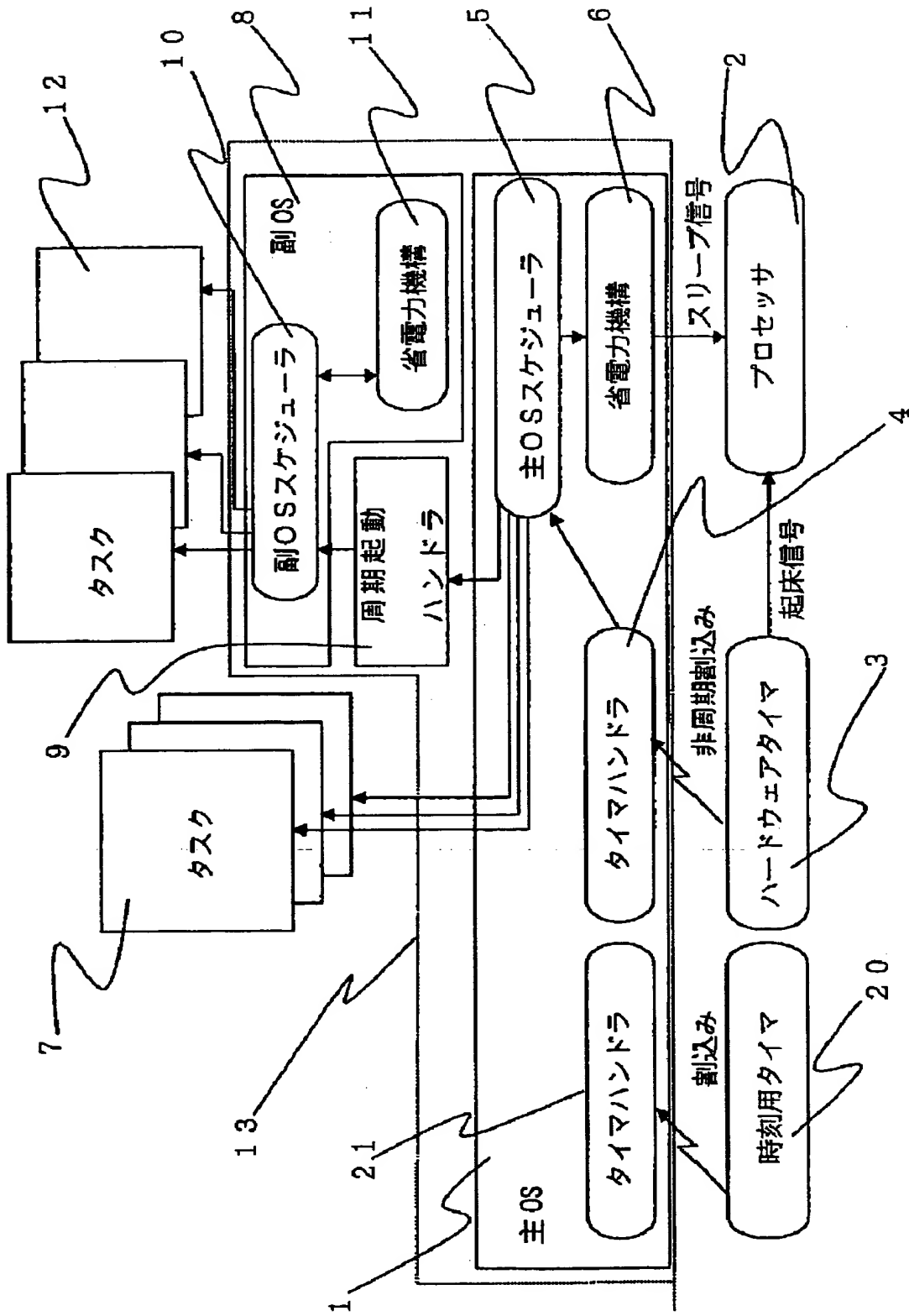
【図 11】



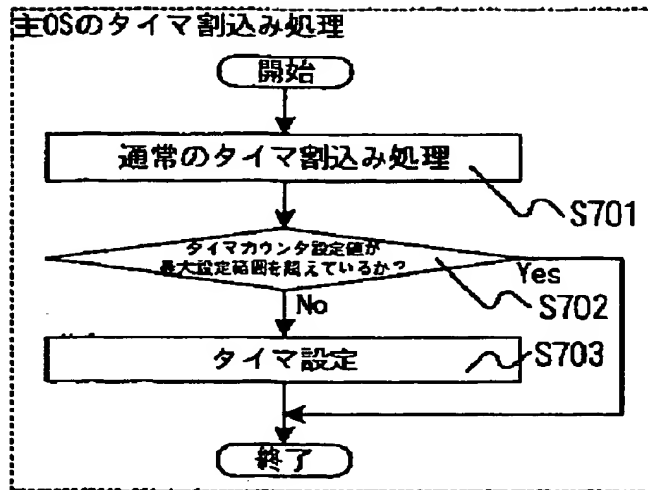
【図12】



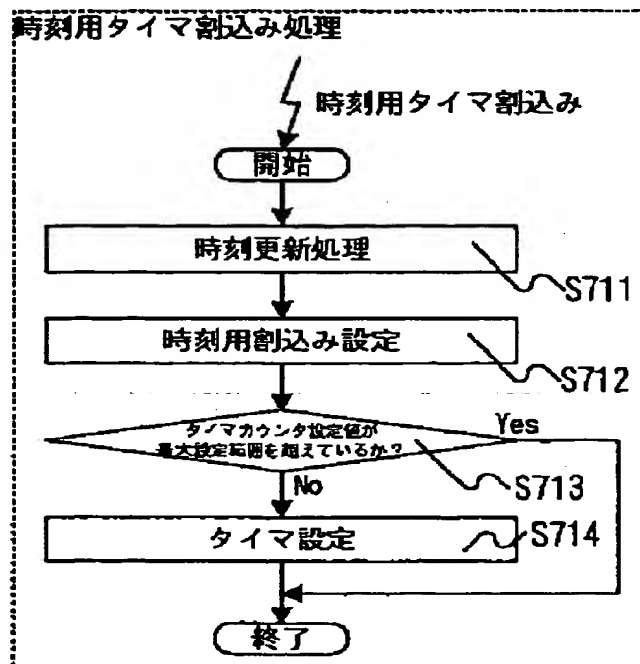
【図13】



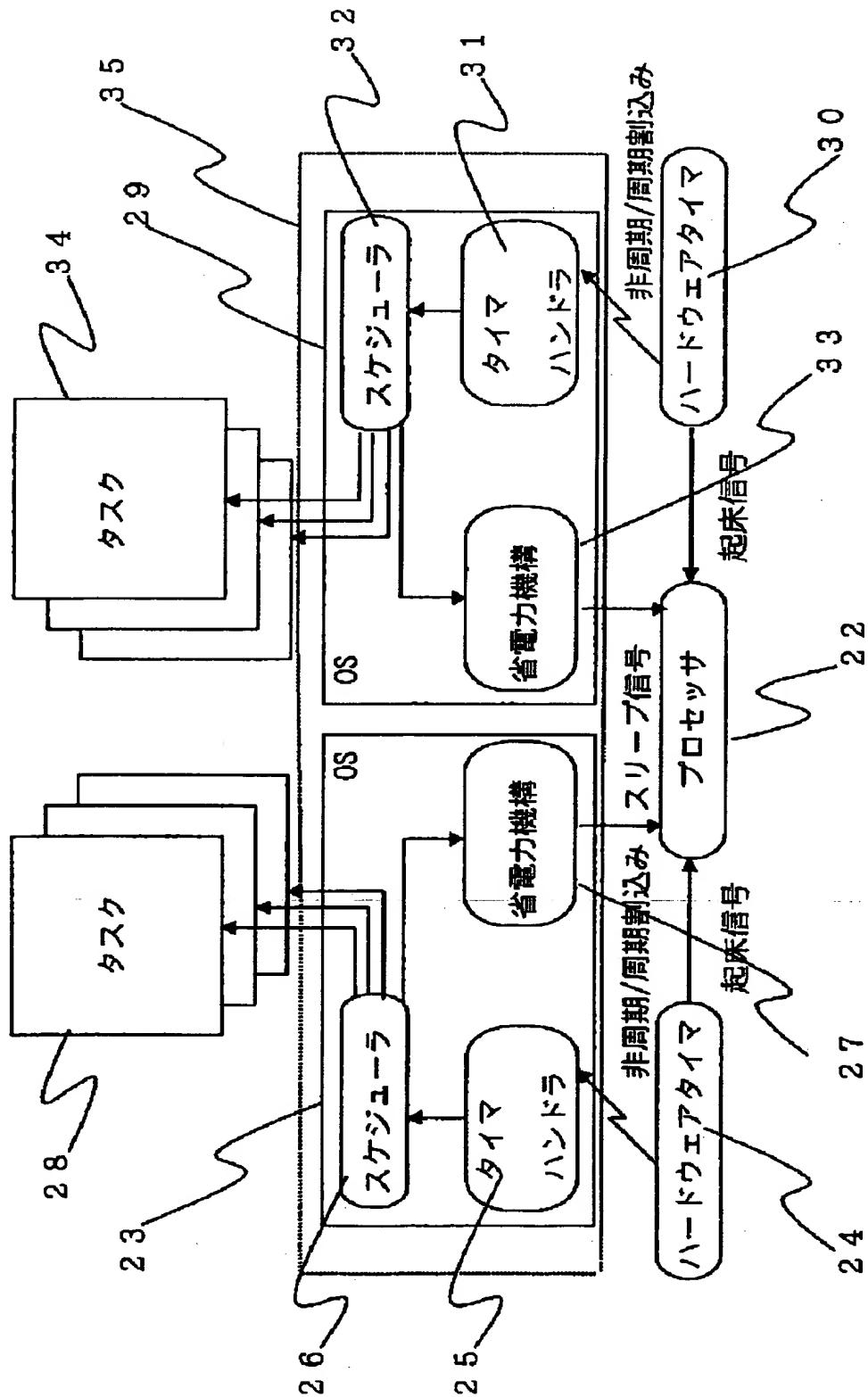
【図14】



【図15】



【図16】



【書類名】 要約書

【要約】

【課題】 実行すべきタスクが存在しないときには省電力モードに移行されるプロセッサが複数のOSを実行制御する環境では、各OSへのタイマ割り込みを行うハードウェアタイマが個別にタイマ割り込みを行うとともに省電力モードに移行されたプロセッサを再起動していたので、プロセッサの省電力モードを効率よく維持することができなかった。

【解決手段】 プロセッサにより実行制御される複数のOSとして、所定の時間経過を契機としてハードウェアタイマから出力されるタイマ割り込みを受け付ける主OSと、この主OSにより実行されるタスクとして扱われる副OSを含み、主OSにおいて、タイマ割り込みを契機として実行可能なタスクがないか判定し、副OS上に実行可能なタスクがある場合には、副OSに対して割り込みを行うものである。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号

[000006013]

1. 変更年月日 1990年 8月24日

[変更理由] 新規登録

住 所 東京都千代田区丸の内2丁目2番3号
氏 名 三菱電機株式会社